

PTO/SB/21 (08-03)

Approved for use through 08/30/2003. OMB 0651-0031

U.S. Patent and Trademark Office; U.S. DEPARTMENT OF COMMERCE

Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it displays a valid OMB control number.

**TRANSMITTAL
FORM**

(to be used for all correspondence after initial filing)

TRANSMITTAL FORM (to be used for all correspondence after initial filing)	Application Number	10/658,958	
	Filing Date	9/9/03	
	First Named Inventor	Akihiro Ouchi, et al.	
	Art Unit	2621	
	Examiner Name		
Total Number of Pages in This Submission	45	Attorney Docket Number	CFA00006US

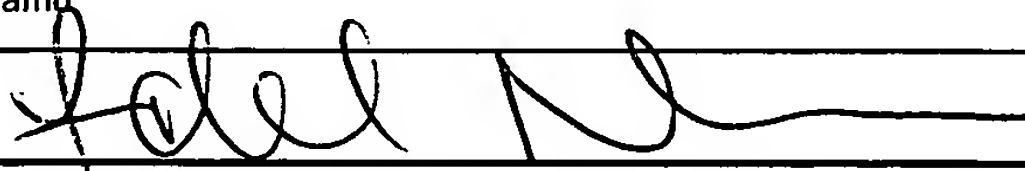
ENCLOSURES (Check all that apply)

<input type="checkbox"/> Fee Transmittal Form	<input type="checkbox"/> Drawing(s)	<input type="checkbox"/> After Allowance communication to Technology Center (TC)
<input type="checkbox"/> Fee Attached	<input type="checkbox"/> Licensing-related Papers	<input type="checkbox"/> Appeal Communication to Board of Appeals and Interferences
<input type="checkbox"/> Amendment/Reply	<input type="checkbox"/> Petition	<input type="checkbox"/> Appeal Communication to TC (Appeal Notice, Brief, Reply Brief)
<input type="checkbox"/> After Final	<input type="checkbox"/> Petition to Convert to a Provisional Application	<input type="checkbox"/> Proprietary Information
<input type="checkbox"/> Affidavits/declaration(s)	<input type="checkbox"/> Power of Attorney, Revocation Change of Correspondence Address	<input type="checkbox"/> Status Letter
<input type="checkbox"/> Extension of Time Request	<input type="checkbox"/> Terminal Disclaimer	<input type="checkbox"/> Other Enclosure(s) (please identify below):
<input type="checkbox"/> Express Abandonment Request	<input type="checkbox"/> Request for Refund	
<input type="checkbox"/> Information Disclosure Statement	<input type="checkbox"/> CD, Number of CD(s) _____	
<input checked="" type="checkbox"/> Certified Copy of Priority Document(s)	Remarks	
<input type="checkbox"/> Response to Missing Parts/ Incomplete Application		
<input type="checkbox"/> Response to Missing Parts under 37 CFR 1.52 or 1.53		

SIGNATURE OF APPLICANT, ATTORNEY, OR AGENT

Firm or Individual name	Canon U.S.A., Inc. IP Department Fidel Nwamu
Signature	
Date	

CERTIFICATE OF TRANSMISSION/MAILING

I hereby certify that this correspondence is being facsimile transmitted to the USPTO or deposited with the United States Postal Service with sufficient postage as first class mail in an envelope addressed to: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 on the date shown below.			
Typed or printed name	Fidel Nwamu		
Signature		Date	12/5/03

This collection of information is required by 37 CFR 1.5. The information is required to obtain or retain a benefit by the public which is to file (and by the USPTO to process) an application. Confidentiality is governed by 35 U.S.C. 122 and 37 CFR 1.14. This collection is estimated to 12 minutes to complete, including gathering, preparing, and submitting the completed application form to the USPTO. Time will vary depending upon the individual case. Any comments on the amount of time you require to complete this form and/or suggestions for reducing this burden, should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, U.S. Department of Commerce, P.O. Box 1450, Alexandria, VA 22313-1450. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: **Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.**

If you need assistance in completing the form, call 1-800-PTO-9199 and select option 2.

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2002年 9月11日
Date of Application:

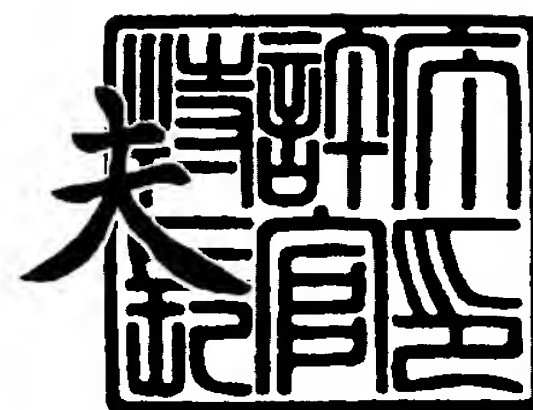
出願番号 特願2002-265778
Application Number:
[ST. 10/C]: [JP 2002-265778]

出願人 キヤノン株式会社
Applicant(s):

2003年10月 1日

特許庁長官
Commissioner,
Japan Patent Office

今井 康夫



()

【書類名】 特許願

【整理番号】 4591004

【提出日】 平成14年 9月11日

【あて先】 特許庁長官殿

【国際特許分類】 G06F 3/00

【発明の名称】 画像表示装置とその制御方法並びにマルチディスプレイシステム

【請求項の数】 17

【発明者】

【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社
社内

【氏名】 大内 朗弘

【発明者】

【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社
社内

【氏名】 門田 茂宏

【特許出願人】

【識別番号】 000001007

【氏名又は名称】 キヤノン株式会社

【代理人】

【識別番号】 100076428

【弁理士】

【氏名又は名称】 大塚 康德

【電話番号】 03-5276-3241

【選任した代理人】

【識別番号】 100112508

【弁理士】

【氏名又は名称】 高柳 司郎

【電話番号】 03-5276-3241

【選任した代理人】

【識別番号】 100115071

【弁理士】

【氏名又は名称】 大塚 康弘

【電話番号】 03-5276-3241

【選任した代理人】

【識別番号】 100116894

【弁理士】

【氏名又は名称】 木村 秀二

【電話番号】 03-5276-3241

【手数料の表示】

【予納台帳番号】 003458

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0102485

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 画像表示装置とその制御方法並びにマルチディスプレイシステム

【特許請求の範囲】

【請求項 1】 画像表示部を有する画像表示装置であって、
上流側に接続される装置より画像データを入力し、該画像データを下流側に接続される装置へ出力する入出力手段と、

下流側に表示装置が接続された場合、該表示装置から解像度情報を取得する取得手段と、

前記取得手段で取得された解像度情報と前記画像表示部の解像度に基づいて解像度情報を生成する生成手段と、

前記生成された解像度情報を上流側へ通知可能に保持する第 1 保持手段と
を備えることを特徴とする画像表示装置。

【請求項 2】 下流側に表示装置が接続されたか否かを判定する判定手段を更に備えることを特徴とする請求項 1 に記載の画像表示装置。

【請求項 3】 外部機器との間で D D C 通信を行なう通信処理手段と、
前記 D D C 通信で通信される E D I D 情報を格納するメモリとを備え、
前記取得手段は前記通信処理手段を用いて解像度情報を取得し、
前記保持手段は、前記生成した解像度情報を前記メモリにおける E D I D 情報の該当項目として書き換えることを特徴とする請求項 1 に記載の画像表示装置。

【請求項 4】 下流側の装置が縦方向に配置されるか横方向に配置されるかを判別する方向判別手段を更に備え、

前記生成手段は、前記取得手段で取得した解像度情報と前記画像表示部の解像度に関して、前記方向判別手段で判別された方向の解像度を累積して解像度情報を生成することを特徴とする請求項 1 に記載の画像表示装置。

【請求項 5】 上流側もしくは下流側の少なくとも一方に表示装置が接続されている場合、接続された全表示装置で形成されるマルチディスプレイ中における当該表示装置の位置を判別する判別手段と、

前記判別手段で判別された位置に基づいて、当該画像表示部によって表示すべ

き画像範囲を決定する決定手段と、

前記入出力手段で入力された画像データから前記決定手段で決定された画像範囲を前記画像表示部に表示する表示制御手段とを更に備えることを特徴とする請求項 1 に記載の画像表示装置。

【請求項 6】 前記表示制御手段は、前記画像範囲中の画素数と、前記画像表示部の有する解像度に基づいて表示倍率を設定し、該画像範囲中の画像を該表示倍率に基づいて解像度変換して、該画像表示部に表示することを特徴とする請求項 5 に記載の画像表示装置。

【請求項 7】 前記判別手段は、

前記下流側に表示装置が接続されている場合、その表示装置の下流側における装置の連鎖状態を示す連鎖情報を取得し、これに基づいて当該装置の連鎖情報を生成して上流側に通知可能に保持する第 2 保持手段と、

上流側に表示装置が接続されている場合、接続された表示装置の合計を示す合計装置数を上流側の表示装置から取得して、下流側に通知可能に保持する第 3 保持手段とを備え、

前記連鎖情報と前記合計装置数に基づいて、当該表示装置のマルチディスプレイにおける位置を判別することを特徴とする請求項 5 に記載の画像表示装置。

【請求項 8】 下流側の装置が縦方向に配置されるか横方向に配置されるかを判別する方向判別手段を更に備え、

前記連鎖情報は縦方向と横方向の連鎖数を個別に累積した情報を含むことを特徴とする請求項 7 に記載の画像表示装置。

【請求項 9】 請求項 1 乃至 8 のいずれかに記載の画像表示装置を接続し、最上流側の画像表示装置の上流側にホストコンピュータを接続したことを特徴とするマルチディスプレイシステム。

【請求項 10】 画像表示部を有する画像表示装置の制御方法であって、

上流側に接続される装置より画像データを入力し、該画像データを下流側に接続される装置へ出力する入出力工程と、

下流側に表示装置が接続された場合、該表示装置から解像度情報を取得する取得工程と、

前記取得工程で取得された解像度情報と前記画像表示部の解像度に基づいて解像度情報を生成する生成工程と、

前記生成された解像度情報を上流側へ通知可能にメモリに保持する第 1 保持工程と

を備えることを特徴とする画像表示方法。

【請求項 1 1】 下流側に表示装置が接続されたか否かを判定する判定工程を更に備えることを特徴とする請求項 1 0 に記載の画像表示方法。

【請求項 1 2】 前記画像表示装置は、外部機器との間で D D C 通信を行なう通信処理部と、前記 D D C 通信で通信される E D I D 情報を格納するメモリとを備え、

前記取得工程は前記通信処理部を介して解像度情報を取得し、

前記保持工程は、前記生成した解像度情報を、前記メモリに格納された E D I D 情報の該当項目と書き換えることを特徴とする請求項 1 0 に記載の画像表示方法。

【請求項 1 3】 下流側の装置が縦方向に配置されるか横方向に配置されるかを判別する方向判別工程を更に備え、

前記生成工程は、前記取得工程で取得した解像度情報と前記画像表示部の解像度に関して、前記方向判別工程で判別された方向に解像度を累積して解像度情報を生成することを特徴とする請求項 1 に記載の画像表示方法。

【請求項 1 4】 上流側もしくは下流側の少なくとも一方に表示装置が接続されている場合、接続された全表示装置で形成されるマルチディスプレイ中における当該表示装置の位置を判別する判別工程と、

前記判別工程で判別された位置に基づいて、当該画像表示部によって表示すべき画像範囲を決定する決定工程と、

前記入出力工程で入力された画像データから前記決定工程で決定された画像範囲を前記画像表示部に表示する表示制御工程とを更に備えることを特徴とする請求項 1 0 に記載の画像表示方法。

【請求項 1 5】 前記表示制御工程は、前記画像範囲中の画素数と、前記画像表示部の有する解像度に基づいて表示倍率を設定し、該画像範囲中の画像を該

表示倍率に基づいて解像度変換して、該画像表示部に表示することを特徴とする請求項 1 4 に記載の画像表示方法。

【請求項 1 6】 前記判別工程は、

前記下流側に表示装置が接続されている場合、その表示装置の下流側における装置の連鎖状態を示す連鎖情報を取得し、これに基づいて当該装置の連鎖情報を生成して上流側に通知可能に保持する第 2 保持工程と、

上流側に表示装置が接続されている場合、接続された表示装置の合計を示す合計装置数を上流側の表示装置から取得して、下流側に通知可能に保持する第 3 保持工程とを備え、

前記連鎖情報と前記合計装置数に基づいて、当該表示装置のマルチディスプレイにおける位置を判別することを特徴とする請求項 1 4 に記載の画像表示方法。

【請求項 1 7】 下流側の装置が縦方向に配置されるか横方向に配置されるかを判別する方向判別工程を更に備え、

前記連鎖情報は縦方向と横方向の連鎖数を個別に累積した情報を含むことを特徴とする請求項 1 6 に記載の画像表示方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、画像表示装置に係り、特に複数の画像表示装置を組み合わせて表示するマルチディスプレイシステムに好適な画像表示装置及びその制御方法に関する。

【 0 0 0 2 】

【従来の技術】

近年、コンピュータ機器等の画像表示装置として液晶ディスプレイやプラズマディスプレイ等で代表されるドットマトリクス型のデバイスが使用されてきている。これらのデバイスは表示画素数が固定であるため、入力される画像信号が有する解像度（表示画素数）をデバイスが有する画素数に合わせて最適化する、いわゆる解像度変換処理を行う必要がある。

【 0 0 0 3 】

図 1 2 は、解像度変換処理を行う一般的な画像表示装置の機能ブロック図である。同図において、1 0 0 は画像信号を出力する画像出力装置であり、2 0 0 は画像表示装置である。画像表示装置 2 0 0 は、画像入力 I / F 2 0 1、解像度変換部 2 0 2、表示デバイス駆動部 2 0 3、制御部 2 0 4、そして表示デバイス 2 0 5 で構成される。

【 0 0 0 4 】

この構成において、画像出力装置 1 0 0 から出力された画像信号は、画像表示装置 2 0 0 の画像入力 I / F 2 0 1 に入力される。画像入力 I / F 2 0 1 では、画像出力装置 1 0 0 から入力される画像信号が例えばアナログ信号であった場合は A / D 変換処理を行い、解像度変換部 2 0 2 へデジタル信号を出力する。或いは、例えば T M D S で代表されるデジタル信号伝送規格に則ったデジタル伝送信号であった場合は、画像入力 I / F 2 0 1 はレシーバを介して解像度変換部 2 0 2 へデジタル信号を出力する。

【 0 0 0 5 】

解像度変換部 2 0 2 では、例えば、表示デバイス 2 0 5 の表示解像度が X G A (1 0 2 4 × 7 6 8 画素) で、入力される画像信号の解像度が表示デバイス 2 0 5 の解像度より低く S V G A (8 0 0 × 6 0 0 画素) であった場合、入力画像信号の水平および垂直画素数をそれぞれ 1 . 2 8 倍に拡大して表示デバイス 2 0 5 の画素数に一致した画像表示信号を生成する。また、逆に入力される画像信号の解像度が表示デバイス 2 0 5 の解像度より高く、例えば U X G A (1 6 0 0 × 1 2 0 0 画素) であった場合、入力画像信号の水平および垂直画素数をそれぞれ 0 . 6 4 倍に縮小して表示デバイス 2 0 5 の画素数に一致した画像表示信号を生成する。

【 0 0 0 6 】

制御部 2 0 4 は、前記拡大縮小処理などの制御を行う。表示デバイス駆動部 2 0 3 は、解像度変換部 2 0 2 で生成した画像表示信号で表示デバイス 2 0 5 へ画像を表示する。

【 0 0 0 7 】

また、一般に知られているように最近のパーソナルコンピュータ用オペレーテ

ィングシステム（以下OS）には、コンピュータにディスプレイを接続すると適切な表示が行われるように、コンピュータからの画像出力を自動設定する、いわゆるプラグアンドディスプレイ機能が備えられている。この機能を実現するために、プラグアンドディスプレイ機能対応の画像表示装置には、表示に係る属性情報を予めメモリ（例えば図12の206）に記憶しており、コンピュータはDDC通信機能（Display Data Channel：ビデオ信号の使用を拡張し、ディスプレイの側からホストに対し情報伝達することを可能にした拡張インターフェース仕様）を利用してこの属性情報を取得して接続されるディスプレイに最適な画像信号出力を行う。この属性情報はEDID情報（Extended Display Identification Data:ディスプレイの側からホストの側に対してディスプレイの情報を伝達するための仕様。ディスプレイの能力をホストに伝達するためのデータ・フォーマットを定義したもの）と呼ばれ、例えば、画像表示装置の解像度、水平および垂直走査信号の周波数等が含まれる。従って、画像表示装置をプラグアンドディスプレイ機能対応とし、EDID情報として表示デバイスの解像度等を記述しておけば、コンピュータ（画像出力装置）からディスプレイの表示に最適な解像度の画像信号を得ることが出来る。

【0008】

ところで、複数の画像表示装置を例えばM×N列に配置して一つの画像を表示する、いわゆるマルチディスプレイシステムがある。このシステムは、大画面を構成し易い、単体で大画面のディスプレイより奥行きが短い、相対的な輝度が高く出来るなどの利点から、展示会や広告塔などで大画面表示を求められる画像表示装置に利用されている。また、このマルチディスプレイシステムによる画像表示方法は、低解像度の表示装置を複合する事によって一つの高解像度の表示装置を構成する技術であるとも言える。

【0009】

公知例として、例えば、特許文献1が開示されている。この従来のマルチディスプレイシステムを図13を用いて説明する。

【0010】

図13において、1001は表示制御装置に対応するマルチディスプレイイン

タフェース回路であり、1002は表示デバイスである。添数字-1、-2、…、-nは、マルチディスプレイインタフェース回路1001、表示デバイス1002が複数存在していることを示す。またマルチディスプレイインタフェース回路1001は、入力データ処理回路1004、データ出力部、制御データ処理回路1031、制御部で構成される。

【0011】

データ出力部は、フレームメモリ書込み回路1007、フレームメモリ読み出し回路1008、データセクタ1009、フレームメモリ1010、1011、拡大データ処理回路1012で構成される。また、制御部は、水平書込みスタート位置レジスタ1017、水平書込み幅レジスタ1018、垂直書込みスタート位置レジスタ1019、垂直書込み幅レジスタ1020、拡大率設定レジスタ1021、1022、水平読み出し位置レジスタ1023、垂直読み出し位置レジスタ1024、水平同期レジスタ1025、垂直同期レジスタ1026、出力タイミング信号生成回路1014、マイコン1028、ID設定回路1029、データ格納メモリ1030で構成される。

【0012】

画像出力装置から転送される画像データは、入力データ処理回路1004を介してデータ出力部に含まれるフレームメモリ1010あるいは1011に書込まれる。ここで画像データは、制御部に含まれる水平および垂直書込みスタート位置レジスタ1017、1019、水平および垂直書込み幅レジスタ1018、1020によって、フレームメモリ1010あるいは1011へ書込む領域を制御される。次に、フレームメモリ1010あるいは1011から読み出された画像データは、拡大処理をされて表示デバイス1002へ転送される。

【0013】

制御部のマイコン1028は、制御バスから転送される制御データに含まれる命令を受け取り、データ格納メモリ1030に格納されているデータを制御部の各レジスタ1017～1026に展開する。この命令は、部分表示データを指定する命令であり、入力される画像データから該当する表示デバイス1002-n (n=1、2…) で表示する部分を指定する。この際、制御データとして転送さ

れる命令には、ID 番号が付加されることもある。この ID 番号は、マルチディスプレイを構成する各ディスプレイインタフェース回路のうち、どのディスプレイインタフェース回路 1 0 0 1 に当該命令を実施させるかを指示する役割を持つ事になる。この場合、マイコン 1 0 2 8 は ID 設定回路 1 0 2 9 に設定された ID 設定値と、命令に付随した ID 番号とを比較して、一致した場合に当該命令を実効する。

【 0 0 1 4 】

この様にマルチディスプレイを構成する複数のディスプレイインタフェース回路に対して、同一の画像データを入力し、各々のディスプレイインタフェース回路で表示する表示領域を指定する制御データに基づいて、異なる領域の表示データを取り込み、表示するマルチディスプレイシステムを構築している。

【 0 0 1 5 】

【特許文献 1】

特開 2 0 0 0 - 1 4 8 0 8 0 号公報

【 0 0 1 6 】

【発明が解決しようとする課題】

現在、画像信号を送り出す画像信号源としてのパーソナルコンピュータは、Q X G A (2 0 4 8 × 1 5 3 6 画素) 程度の高解像度信号を出力可能なものも製品化されてきており、これに対応してパーソナルコンピュータの画像を表示する画像表示装置にも同程度の表示能力が要求されてきている。ところで、従来のドットマトリクス型表示デバイスを使用した画像表示装置では、高解像度の画像信号を表示しても、表示デバイスの有する解像度が低いため、原画像の解像度を生かすことができなかった。原画像の解像度を生かすためには一般に表示デバイスの画素数を増加させることが考えられるが、そのような表示デバイスを開発するのはコストがかかり、また制御処理部の負担も大きくなるという問題があった。

【 0 0 1 7 】

この解決方法として、特許文献 1 に開示されるように複数の表示デバイスを利用したマルチディスプレイシステムが考えられるが、従来のマルチディスプレイシステムでは、画像信号と共に複数の表示デバイスに画像信号を割付けるための

表示制御信号を入力する必要があった。

【 0 0 1 8 】

本発明は上記課題に鑑みてなされたものであり、マルチディスプレイシステムを容易に構成可能とする画像表示装置及びその制御方法を提供することを目的とする。

また、本発明の他の目的は、マルチディスプレイシステムにおける表示装置の配置状態に応じて、ホストに対して自動的に最適な解像度を通知可能とすることにある。

また、本発明の他の目的は、外部からのマルチディスプレイ用の表示制御信号を必要としないマルチディスプレイシステム、および画像表示方法を提供することにある。

【 0 0 1 9 】

【課題を解決するための手段】

上記の目的を達成するための本発明による画像表示装置は以下の構成を備える。すなわち、

画像表示部を有する画像表示装置であって、

上流側に接続される装置より画像データを入力し、該画像データを下流側に接続される装置へ出力する入出力手段と、

下流側に表示装置が接続された場合、該表示装置から解像度情報を取得する取得手段と、

前記取得手段で取得された解像度情報と前記画像表示部の解像度に基づいて解像度情報を生成する生成手段と、

前記生成された解像度情報を上流側へ通知可能に保持する第 1 保持手段とを備える。

ここで、好ましくは、外部機器との間で D D C 通信を行なう通信処理手段と、

前記 D D C 通信で通信される E D I D 情報を格納するメモリとを備え、

前記取得手段は前記通信処理手段を用いて解像度情報を取得し、

前記保持手段は、前記生成した解像度情報を前記メモリにおける E D I D 情報の該当項目として書き換える。

【 0 0 2 0 】

また、好ましくは、上流側もしくは下流側の少なくとも一方に表示装置が接続されている場合、接続された全表示装置で形成されるマルチディスプレイ中における当該表示装置の位置を判別する判別手段と、

前記判別手段で判別された位置に基づいて、当該画像表示部によって表示すべき画像範囲を決定する決定手段と、

前記入出力手段で入力された画像データから前記決定手段で決定された画像範囲を前記画像表示部に表示する表示制御手段とを更に備える。

【 0 0 2 1 】

また、上記の目的を達成する本発明によるマルチディスプレイシステムは、上記画像表示装置を複数台接続し、最上流側の画像表示装置の上流側にホストコンピュータを接続したものとなる。

【 0 0 2 2 】**【発明の実施の形態】**

以下、添付の図面を参照して本発明の好適な実施形態を説明する。

【 0 0 2 3 】**〈第 1 実施形態〉**

図 1 は、第 1 実施形態による画像形成装置の構成を示すブロック図である。図 1 において、符号 2 0 0 は画像表示装置であり、画像出力装置 1 0 0（以下パソコン）からの画像データが入力される画像入力 I / F 2 0 1、入力画像データの解像度を表示デバイスの解像度に最適化する解像度変換部 2 0 2、表示デバイスへの画像表示信号等を生成する表示デバイス駆動部 2 0 3、画像表示装置全般の制御を行う制御部 2 0 4、表示デバイス 2 0 5、E D I D 情報を格納する書換え可能メモリ 2 0 6、外部機器と D D C 通信を行う D D C 通信処理部 2 0 7、画像データを外部へ出力する画像出力 I / F 2 0 8 とを含んで構成される。なお、本実施の形態では、本発明に係る画像表示装置が 2 台存在していることを添数字 1、2 で表している。

【 0 0 2 4 】

図 1 の構成において、パソコン 1 0 0 から送出される画像データは、画像入力

I / F 2 0 1 を介して画像表示装置 2 0 0 へ入力される。入力画像データとしては、アナログ信号の場合とデジタル信号の場合とが考えられる。入力画像データがアナログ信号である場合は、画像入力 I / F 2 0 1 は A / D 変換回路を含み、入力される画像信号に最適なサンプリングタイミングでデジタイズしデジタルデータとして解像度変換部 2 0 2 へ出力する。また、入力画像データが T M D S 規格に代表されるデジタル伝送規格に則ったデジタル伝送信号であった場合は、画像入力 I / F 2 0 1 は当該規格に適合したレシーバで画像データを受信し、デジタル信号として解像度変換部 2 0 2 へ出力する。

【 0 0 2 5 】

また、制御部 2 0 4 は、画像入力 I / F 2 0 1 に入力される画像データに含まれる水平および垂直同期信号から、入力画像データの解像度を判別する。

【 0 0 2 6 】

解像度変換部 2 0 2 では、入力画像データの解像度を表示デバイス 2 0 5 の備える画素数に適合するように拡大あるいは縮小処理を行う。例えば、表示デバイス 2 0 5 の備える画素数が S V G A (8 0 0 × 6 0 0) で入力画像データの解像度 (制御部 2 0 4 によって判別された解像度) が V G A (6 4 0 × 4 8 0) であった場合、解像度変換部 2 0 2 は入力画像信号の水平および垂直画素数をそれぞれ 1 . 2 5 倍に拡大して表示デバイス 2 0 5 の画素数に一致した画像表示信号を生成する。また、逆に入力される画像信号の解像度が表示デバイス 2 0 5 の解像度より高い、例えば U X G A (1 6 0 0 × 1 2 0 0 画素) であった場合は、解像度変換部 2 0 2 は入力画像信号の水平および垂直画素数をそれぞれ 0 . 5 倍に縮小して表示デバイス 2 0 5 の画素数に一致した画像表示信号を生成する。

【 0 0 2 7 】

制御部 2 0 4 は、解像度変換部 2 0 2 による上記拡大縮小処理などの制御、入力画像データの解像度判別、さらには後述する D D C 通信処理などの制御を行う。表示デバイス駆動部 2 0 3 は、解像度変換部 2 0 2 で生成された画像表示信号で表示デバイス 2 0 5 へ画像を表示する。

【 0 0 2 8 】

画像出力 I / F 2 0 8 は、入力画像データを次段へ転送するためのもので、入

力に合わせてアナログ信号の場合とデジタル信号の場合とが考えられる。入力画像データがアナログ信号の場合は、バッファして出力し、デジタル信号の場合は、例えば TMD S 規格に代表されるデジタル伝送規格に適合したトランシーバでデジタル伝送信号として出力する。

【 0 0 2 9 】

図 2 は、解像度変換部 2 0 2 の一例を示す詳細ブロック図である。図 2 において、3 0 1 は画像データ縮小処理ブロックであり、データ縮小処理部 3 0 2、メモリ書込み制御回路 3 0 3、入力タイミング信号生成回路 3 0 4 で構成される。3 0 5 は画像データを格納するフレームメモリである。3 0 6 は画像データ拡大処理ブロックであり、メモリ読み出し制御回路 3 0 7、データ拡大処理部 3 0 8、出力タイミング信号生成回路 3 0 9 で構成される。

【 0 0 3 0 】

また、4 0 1 は水平書込みタイミング位置スタートレジスタ、4 0 2 は水平書込み位置エンドレジスタ、4 0 3 は垂直書込み位置スタートレジスタ、4 0 4 は垂直書込み位置エンドレジスタであり、各レジスタ設定により入力画像データのうちフレームメモリ 3 0 5 へ書込む範囲を指定することが可能となる。ここで、4 0 2 と 4 0 4 はそれぞれ水平および垂直の書込み位置のエンドを指定するレジスタとしたが、それぞれ水平および垂直書込み幅を指定するレジスタとしても良いことは明らかであろう。

【 0 0 3 1 】

4 0 5 は水平読み出しタイミング位置スタートレジスタ、4 0 6 は水平読み出し位置エンドレジスタ、4 0 7 は垂直読み出し位置スタートレジスタ、4 0 8 は垂直読み出し位置エンドレジスタであり、各レジスタ設定により入力画像データのうちフレームメモリ 3 0 5 に格納されている画像データを読み出す範囲を指定することが可能となる。ここで、4 0 6 と 4 0 8 はそれぞれ水平および垂直の読み出し位置エンドを指定するレジスタとしたが、それぞれ水平および垂直読み出し幅を指定するレジスタとしても良いことは明らかであろう。

【 0 0 3 2 】

4 0 9 は水平縮小・拡大倍率設定レジスタ、4 1 0 は垂直縮小・拡大倍率設定

レジスタであり、画像データ縮小処理ブロック 3 0 1 および画像データ拡大処理ブロック 3 0 6 における縮小あるいは拡大処理の倍率を設定する。また、縮小および拡大倍率を 1 とすれば画像データを等倍として処理することも可能である。以上の各レジスタ設定は、制御部 2 0 4 を介して行われる。

【 0 0 3 3 】

再び図 1 において、2 0 7 はパソコン 1 0 0 あるいは別の画像表示装置 2 0 0 が接続された場合に、パソコン或いは該画像表示装置との間で D D C 通信を行う D D C 通信処理部である。2 0 6 は V E S A (Video Electronics Standard Association) にて規定されている E D I D 情報に基づく画像表示装置の属性情報を格納する書換え可能なメモリである。

【 0 0 3 4 】

D D C 通信処理部 2 0 7 は、パソコン 1 0 0 とメモリ 2 0 6 との間を通信可能とすることにより、パソコン 1 0 0 がメモリ 2 0 6 に格納されている E D I D 情報を読み取り画像表示装置 2 0 0 に最適な画像データを出力するいわゆるプラグアンドディスプレイ機能を可能とする。また、本実施形態の画像表示装置では、制御部 2 0 4 とメモリ 2 0 6 との間を通信可能とすることにより、メモリ内に格納される E D I D 情報を書換えることを可能とする。さらに、制御部 2 0 4 と画像表示装置 2 0 0 の入力側あるいは出力側に接続される、別の画像表示装置との間をそれぞれ通信可能とすることによって、画像表示装置相互に属性情報の取得を可能とする。本実施形態では、解像度や表示装置の接続数に関する情報を D D C 通信を利用してやりとりする。以下、D D C 通信処理部 2 0 7 について更に詳しく説明する。

【 0 0 3 5 】

図 1 に示す様に、本実施形態では、実施形態による画像表示装置が 2 台 (2 0 0 - 1、2 0 0 - 2) 接続されている。ここでは、先頭の画像表示装置 2 0 0 - 1 を中心に説明を行う。以下、本実施形態による処理を図 3 に示すフローチャートを使って詳述する。

【 0 0 3 6 】

まず、ステップ S 1 0 0 で総接続数 $C_{ti} = 1$ 、出力側接続数 $C_{di} = 0$ 、水平画

素数 $N_h = N_{h0}$ 、垂直画素数 $N_v = N_{v0}$ に初期化する。ここで、 N_{h0} および N_{v0} は画像表示装置 2 0 0 - 1 が単体で備える表示画素数であり、本実施形態では $N_{h0} = 8 0 0$ 、 $N_{v0} = 6 0 0$ とする。次にステップ S 1 0 1 で、画像表示装置 2 0 0 - 1 の出力側における画像表示装置 2 0 0 - 2 の接続の有無を判別する。この判別は、出力側の D D C 通信端子をプルアップ抵抗によって常に H i g h 状態に保つように構成することによって可能となる。つまり、D D C 通信処理部 2 0 7 - 1 は、制御部 2 0 4 - 1 と出力側に接続される画像表示装置 2 0 0 - 2 との間の通信回線を開き、制御部 2 0 4 - 1 が外部と通信を試みて A c k n o w r i d g e m e n t が返ってくれば出力側に画像表示装置 2 0 0 - 2 が接続されていると判別できる。ここで、接続される画像表示装置 2 0 0 - 2 が無いと判別された場合には、ステップ S 1 0 5 へ進む。

【 0 0 3 7 】

接続される画像表示装置 2 0 0 - 2 が有ると判別された場合、ステップ S 1 0 2 へ進み、属性情報として画像表示装置 2 0 0 - 2 における出力側接続数 C h d、総接続数 C h t、水平画素数 N h d、垂直画素数 N v dを読み取る。このとき、D D C 通信処理部 2 0 7 - 1 は、出力側に接続される画像表示装置 2 0 0 - 2 との通信回線を開き、接続される画像表示装置 2 0 0 - 2 のメモリ 2 0 6 - 2 に格納されている情報からこれらの値を取得する。

【 0 0 3 8 】

次にステップ S 1 0 3 へ進み、画像表示装置 2 0 0 - 1 のそれぞれの属性情報を更新する。具体的には、出力側接続数 C d i を $C h d + 1$ に、総接続数 C t i を $C h t + 1$ に、水平画素数 N_h を $N_h + N h d$ に、垂直画素数 N_v を N_v に更新する。

【 0 0 3 9 】

次にステップ S 1 0 4 へ進み、ここで、D D C 通信処理部 2 0 7 - 1 は、制御部 2 0 4 - 1 の要求により制御部 2 0 4 - 1 とメモリ 2 0 6 - 1 との間の通信回線を開き、制御部 2 0 4 - 1 は、メモリ 2 0 6 - 1 へ、更新された情報として $C t i = 2$ 、 $C d i = 1$ 、 $N_h = 1 6 0 0$ ($= N_h + N h d = 8 0 0 + 8 0 0$)、 $N_v = 6 0 0$ を格納する。

【 0 0 4 0 】

次にステップ S 1 0 5 で入力側における接続の有無を判別する。ここで、D D C 通信処理部 2 0 7 - 1 は、制御部 2 0 4 - 1 の要求により入力側との通信回線を開く。接続有無の判別は、出力側における接続有無の判別方法と同じ手段を取ることが出来る。ただし、入力側に接続される画像表示装置から見た場合、その画像表示装置の D D C 通信処理部の通信回線を出力側を開く設定が必要である。従って、入力側へ D D C 通信要求を行う。これは、例えば、D D C 規格で規定されたものと別アドレスを割り当てた通信によって達成することができる。入力側にパソコンが接続されている場合、この方法で通信は行えないので入力側の接続は無いと判別できる。ここで、接続が無いと判別された場合、何も情報更新を行わずに処理を終了する。

【 0 0 4 1 】

一方、ステップ S 1 0 5 で画像表示装置が接続されていると判別された場合、ステップ S 1 0 6 へ進み、入力側に接続されている画像表示装置のメモリに格納されている総接続数情報 C t を取得する。次にステップ S 1 0 7 へ進み、現在画像表示装置 2 0 0 - 1 が持っている総接続数情報 C t i と取得した総接続数情報 C t を比較する。ここで、 $C t i \geq C t$ であればそのまま処理を終了する。 $C t > C t i$ であればステップ S 1 0 8 へ進み、 $C t i = C t$ とする。

【 0 0 4 2 】

次にステップ S 1 0 9 において、D D C 通信処理部 2 0 7 - 1 は、制御部 2 0 4 - 1 の要求により制御部 2 0 4 - 1 とメモリ 2 0 6 - 1 との間の通信回線を開き、制御部 2 0 4 - 1 は、メモリ 2 0 6 - 1 へ更新された情報として C t i を格納する。このステップ S 1 0 5 ～ステップ S 1 0 9 までの処理を行うことによって、接続されている画像表示装置全てにおける総接続数情報 C t i を一致させる。従って、ステップ S 1 0 4 で更新した出力側接続数情報 C d i と総接続数情報 C t i とで各々の画像表示装置がどの位置に配置されているかを判別することが可能となる。

【 0 0 4 3 】

以上の処理を接続される画像表示装置毎に順次行うことによって、例えば図 1 に示す構成において、先頭の画像表示装置 2 0 0 - 1 は、水平画素数 (N_h) 1

6 0 0、垂直画素数 (Nv) 6 0 0 を備え、出力側接続数 (Cdi) 1 台、総接続数 (Cti) 2 台という情報を持つことになる。また、出力側に接続される画像表示装置 2 0 0 - 2 は、水平画素数 (Nh) 8 0 0、垂直画素数 (Nv) 6 0 0、出力側接続 (Cdi) 無 (0 台)、総接続数 (Cti) 2 台という情報を持つ。この様子を図 4 に示す。

【 0 0 4 4 】

以上の様に 2 台接続した画像表示装置にパソコンを接続した場合、パソコンは先頭の画像表示装置 2 0 0 - 1 と DDC 通信を行い、接続されている画像表示装置が水平画素数 1 6 0 0、垂直画素数 6 0 0 の解像度を備えることを読み取り、その解像度に最適な信号を出力する。言い換えれば、画像表示装置の表示解像能力に見合った解像度の画像信号を出力させることが出来る。

【 0 0 4 5 】

以下、図 1 の構成においてパソコンが水平画素数 1 6 0 0、垂直画素数 6 0 0 の画像信号を出力した場合を例として、本実施形態による画像表示方法を説明する。

【 0 0 4 6 】

図 5 は、画像表示方法を説明するフローチャートである。図 5 には、個々の画像表示装置における画像表示制御が示されている。

【 0 0 4 7 】

まず、ステップ S 2 0 0 で総接続数 Cti、出力側接続数 Cdi、固有水平画素数 Nh0、固有垂直画素数 Nv0 を取得する。次にステップ S 2 0 1 で、Cti > 1 か否かを判別する。Cti = 1 であれば画像表示装置は単独で存在していることになるので、本処理を終了し、単体の画像表示装置として通常の方法により画像表示を行う。一方、Cti > 1 ならば、複数の画像表示装置で一つの画面を構成していると判断して、ステップ S 2 0 2 へ進む。

【 0 0 4 8 】

ステップ S 2 0 2 では、入力されている画像信号の解像度 (水平画素数 Nhi、垂直画素数 Nvi) を判別する。解像度の判別方法としては、いわゆるマルチスキャンタイプの画像表示装置で行われている周知の方法を用いることが出来る。次

にステップ S 2 0 3 で水平書込み幅の算出を行う。ここで言う、書込みとは図 2 におけるフレームメモリ 3 0 5 への書込みを意味する。水平書込み幅 L_h は入力される画像信号の水平画素数 N_{hi} を総接続数 C_{ti} で割った値となる。これは、接続される複数の画像表示装置それぞれで均等に表示することを意味する。従って、本実施形態の様に 2 台の画像表示装置を接続したシステムにおいて $N_{hi} = 1600$ の場合は、 $C_{ti} = 2$ であるので $L_h = 800$ となる。

【0049】

次にステップ S 2 0 4 で水平書込みスタート位置の算出を行う。水平書込みスタート位置 W_{hs} は、入力画像信号の水平同期信号から有効画像信号までの期間を H_{bp} として、

$$W_{hs} = H_{bp} + L_h \times (C_{ti} - C_{di} - 1)$$

で計算される。

【0050】

本例では、先頭の画像表示装置 2 0 0 - 1 は、 $C_{ti} = 2$ 、 $C_{di} = 1$ であるから、先頭の画像表示装置の水平書込みスタート位置は、 $W_{hs1} = H_{bp}$ となる。また、2 台目の画像表示装置 2 0 0 - 2 は、 $C_{ti} = 2$ 、 $C_{di} = 0$ であるから $W_{hs2} = H_{bp} + 800$ となる。

【0051】

次にステップ S 2 0 5 で水平書込みエンド位置の算出を行う。水平書込みエンド位置 W_{he} は、水平書込みスタート位置 W_{hs} に水平書込み幅 L_h を加えた値となる。

【0052】

本実施形態では、縦方向の接続は考慮していないので縦方向の書込み幅、およびスタート位置の算出は改めて行わない。次にステップ S 2 0 6 へ進んで、表示倍率の算出を行う。水平および垂直の表示倍率は、それぞれ $M_h = N_{h0} / L_h$ 、 $M_v = N_{v0} / N_{vi}$ で計算できる。つまり、画像表示装置の備える画素数に対する、フレームメモリに書込まれた画像信号の幅の比である。

【0053】

上記の処理において算出した書込みスタート位置、書込みエンド位置、および

縮小・拡大倍率を図 2 に示す各レジスタへ設定することによって最適な画像表示を行うことが可能となる。

【 0 0 5 4 】

この様子を図 6 に示す。図 6 において、2 0 0 - 1 で示される領域が画像表示装置 2 0 0 - 1 によって表示され、2 0 0 - 2 で示される領域が画像表示装置 2 0 0 - 2 によって表示される。また、画像表示装置 2 0 0 - 1 では、 $Nh0 = 800$ なので、 $Mh = Nh0 / Lh = 800 / 800 = 1$ となる。よって、解像度変換部 2 0 2 - 1 は、フレームメモリ 3 0 5 に書込まれた画像データ (800×600) を、変倍することなく出力する。

【 0 0 5 5 】

なお本実施形態では、入力画像信号を画像表示領域に合わせて水平垂直の拡大縮小を独立して行うようなフローで説明したが、入力画像信号の有するアスペクト比の保存を優先して水平あるいは垂直どちらかの縮小倍率の大きい方あるいは拡大倍率の小さい方に合わせた表示をさせるようにしても本質的な違いは無い。

【 0 0 5 6 】

以上の様に DDC 通信制御部 2 0 7 を備えて接続される複数台の画像表示装置の間でそれぞれの属性情報を取得し、総画素数を算出した結果を EDID 情報として格納することにより、パソコンから見た場合、高解像度を備えた 1 台の画像表示装置として認識させることが出来る。また、画像表示装置間の接続情報を元に、パソコンから出力される画像信号を自律的に複数台の画像表示装置で均等に表示することができる。

【 0 0 5 7 】

〈第 2 実施形態〉

第 1 実施形態では横方向へディスプレイを接続する構成を説明した。第 2 実施形態では、横及び縦方向へディスプレイを接続する構成を説明する。

【 0 0 5 8 】

図 7 は第 2 実施形態による画像形成装置の構成を示すブロック図である。なお、図 7 において図 1 と同機能のブロックには同一符号を付してある。第 1 実施形態と異なる主要な点は、方向判別手段 2 0 9 を備えた点である。方向判別手段 2

0 9 は、後続の画像表示装置が水平方向に配置されるか垂直方向に配置されるかを示す信号を出力する。方向判別手段 2 0 9 は例えば H i g h あるいは L o w 状態を設定するメカスイッチであり、H i g h であれば水平配置、L o w であれば垂直配置と判別できるようにする。

【 0 0 5 9 】

本実施形態は、図 8 に示す様に九台の画像表示装置を接続した場合を考える。以下、第 2 実施形態による表示制御を図 9 に示すフローチャートを参照して詳述する。

【 0 0 6 0 】

まず、ステップ S 3 0 0 で水平総接続数 $C_{hti} = 1$ 、出力側水平接続数 $C_{hdi} = 0$ 、垂直総接続数 $C_{vti} = 1$ 、出力側垂直接続数 $C_{vdi} = 0$ 、水平画素数 $N_h = N_{h0}$ 、垂直画素数 $N_v = N_{v0}$ に初期化する。ここで、 N_{h0} および N_{v0} は画像表示装置 2 0 0 - n が単体で備える表示画素数であり、本実施形態では $N_{h0} = 8 0 0$ 、 $N_{v0} = 6 0 0$ とする。次にステップ S 3 0 1 で、画像表示装置 2 0 0 - n の出力側における画像表示装置 2 0 0 - (n + 1) の接続の有無を判別する。ここで、接続される画像表示装置 2 0 0 - (n + 1) が無いと判別された場合は、ステップ S 3 0 7 へ進む。

【 0 0 6 1 】

接続される画像表示装置 2 0 0 - (n + 1) が有ると判別された場合、処理はステップ S 3 0 1 からステップ S 3 0 2 へ進み、画像表示装置 2 0 0 - (n + 1) の属性情報として、出力側水平接続数 C_{hd} 、水平総接続数 C_{ht} 、出力側垂直接続数 C_{vd} 、垂直総接続数 C_{vt} 、水平画素数 N_{hd} 、垂直画素数 N_{vd} を取得する。このとき、D D C 通信処理部 2 0 7 - n は、出力側に接続される画像表示装置 2 0 0 - (n + 1) との通信回線を開き、接続される画像表示装置 2 0 0 - (n + 1) のメモリ 2 0 6 - (n + 1) に格納されている情報を取得する。

【 0 0 6 2 】

次にステップ S 3 0 3 へ進み、接続される画像表示装置 2 0 0 - (n + 1) が水平方向に配置されているか、垂直方向に配置されているかを判定する。この判定には、方向判別手段 2 0 9 - n の設定を見ることで行うことが出来る。ここで

、水平方向に配置されていると判定された場合、ステップ S 3 0 4 へ進み、画像表示装置 2 0 0 - n の属性情報を更新する。具体的には、出力側水平接続数 $C_{hdi} = C_{hd} + 1$ 、水平総接続数 $C_{hti} = C_{ht} + 1$ 、出力側垂直接続数 $C_{vdi} = C_{vd}$ 、垂直総接続数 $C_{vti} = C_{vt}$ 、水平画素数 $N_h = N_h + N_{hd}$ 、垂直画素数 $N_v = N_v$ とし、次のステップ S 3 0 6 へ進む。

【 0 0 6 3 】

ステップ S 3 0 3 で、垂直方向に配置されていると判定された場合、ステップ S 3 0 5 へ進み、画像表示装置 2 0 0 - n の属性情報を更新する。具体的には、出力側垂直接続数 $C_{vdi} = C_{vd} + 1$ 、垂直総接続数 $C_{vti} = C_{vt} + 1$ 、水平画素数 $N_h = N_h$ 、垂直画素数 $N_v = N_v + N_{vd}$ とし、次のステップ S 3 0 6 へ進む。

【 0 0 6 4 】

ステップ S 3 0 6 において、DDC 通信処理部 2 0 7 - n は、制御部 2 0 4 - n の要求により制御部 2 0 4 - n とメモリ 2 0 6 - n との間の通信回線を開き、メモリ 2 0 6 - n へステップ S 3 0 4 或いは S 3 0 5 で更新された C_{hti} 、 C_{hdi} 、 C_{vti} 、 C_{vdi} 、 N_h 、 N_v を格納する。

【 0 0 6 5 】

次にステップ S 3 0 7 で入力側における接続の有無を判別する。ここで、DDC 通信処理部 2 0 7 - n は、制御部 2 0 4 - n の要求により入力側との通信回線を開く。ここで、接続が無いと判別された場合、何も情報更新を行わずに処理を終了する。接続があると判別された場合は、ステップ S 3 0 8 へ進み、入力側に接続される画像表示装置 2 0 0 - (n - 1) のメモリ 2 0 6 - (n - 1) に格納されている水平総接続数情報 C_{ht} 、垂直総接続数情報 C_{vt} を取得する。次にステップ S 3 0 9 へ進み、現在、画像表示装置 2 0 0 - n が持っている水平総接続数情報 C_{hti} と取得した水平総接続数情報 C_{ht} を比較する。ここで、 $C_{hti} = C_{ht}$ であればステップ S 3 1 1 へ進む。 $C_{ht} > C_{hti}$ であればステップ S 3 1 0 へ進み、 C_{hti} を C_{ht} の値で更新する。

【 0 0 6 6 】

次にステップ S 3 1 1 へ進み、現在、画像表示装置 2 0 0 - n が持っている垂直総接続数情報 C_{vti} と取得した垂直総接続数情報 C_{vt} を比較する。ここで、 C_v

$t_i = C_{vt}$ であればステップ S 3 1 3 へ進む。 $C_{vt} > C_{vt_i}$ であればステップ S 3 1 2 へ進み、 C_{vt_i} を C_{vt} の値で更新する。

【 0 0 6 7 】

次にステップ S 3 1 3 へ進む。DDC 通信処理部 2 0 7 - n は、制御部 2 0 4 - n の要求により制御部 2 0 4 - n とメモリ 2 0 6 - n との間の通信回線を開き、制御部 2 0 4 - n は、メモリ 2 0 6 - n へ更新された C_{ht_i} 、 C_{vt_i} をそれぞれ格納する。

【 0 0 6 8 】

以上のステップ S 3 0 7 ～ステップ S 3 1 3 までの処理を行うことによって、接続されている画像表示装置全てにおける水平総接続数情報 C_{ht_i} および垂直総接続数情報 C_{vt_i} を一致させる。従って、ステップ S 3 3 0 で更新した出力側水平接続数情報 C_{hdi} 、出力側垂直接続数情報 C_{vdi} 、水平総接続数情報 C_{ht_i} 、および垂直総接続数情報 C_{vt_i} とで各々の画像表示装置がどの位置に配置されているかを判別することが可能となる。

【 0 0 6 9 】

以上のフローを接続される画像表示装置毎に順次行うことによって、例えば $N_{h0} = 800$ 、 $N_{v0} = 600$ の画像表示装置が図 8 の如く配置されていた場合には、先頭の画像表示装置 2 0 0 - 1 は、水平画素数 (N_h) 2 4 0 0、垂直画素数 (N_v) 1 8 0 0 を備え、水平総接続数 (C_{ht_i}) 3 台、垂直総接続数 (C_{vt_i}) 3 台という情報を持つことになる。他のそれぞれの画像表示装置の有する情報は図 8 に示す通りである。

【 0 0 7 0 】

図 8 の様に接続された画像表示装置にパソコンを接続した場合、パソコンは、先頭の画像表示装置 2 0 0 - 1 と DDC 通信を行って、接続された画像表示装置が水平画素数 2 4 0 0、垂直画素数 1 8 0 0 の解像度を備えることを読み取り、その解像度に最適な信号を出力することが出来る。例えば、パソコンが水平画素数 2 0 4 8、垂直画素数 1 5 3 6 の QXGA 画像信号を出力したとして、次に画像表示方法を説明する。

【 0 0 7 1 】

図 1 0 は、第 2 実施形態による画像表示方法を説明するフローチャートである。まず、ステップ S 4 0 0 で水平総接続数 C_{hti} 、出力側水平接続数 C_{hdi} 、垂直総接続数 C_{vti} 、出力側垂直接続数 C_{vdi} 、固有水平画素数 N_{h0} 、固有垂直画素数 N_{v0} を取得する。次にステップ S 4 0 1 で、 $C_{hti} \times C_{vti} > 1$ か否かを判別する。 $C_{hti} \times C_{vti} = 1$ であれば画像表示装置は単独で存在していることになるので、処理を終了し、単体の画像表示装置として通常の方法により画像表示を行う。一方、 $C_{hti} \times C_{vti} > 1$ ならば、複数の画像表示装置で一つの画面を構成していると判断して、ステップ S 4 0 2 へ進む。

【 0 0 7 2 】

ステップ S 4 0 2 では、入力されている画像信号の解像度（水平画素数 N_{hi} 、垂直画素数 N_{vi} ）を判別する。判別方法としては、いわゆるマルチスキャンタイプの画像表示装置で行われている周知の方法を用いることが出来る。次にステップ S 4 0 3 で水平書込み幅の算出を行う。ここで言う「書込み」とは、図 2 におけるフレームメモリ 3 0 5 への書込みを意味する。水平書込み幅 L_h は、入力される画像信号の水平画素数 N_{hi} を水平総接続数 C_{hti} で割った値となる。次にステップ S 1 3 0 1 で垂直書込み幅の算出を行う。垂直書込み幅 L_v は入力される画像信号の垂直画素数 N_{vi} を垂直総接続数 C_{vti} で割った値となる。これは、接続される複数の画像表示装置それぞれで均等に表示することを意味する。従って、本実施形態の様に 9 台の画像表示装置を接続したシステムの場合、 $N_{hi} = 2 0 4 8$ 、 $N_{vi} = 1 5 3 6$ 、 $C_{hti} = 3$ 、 $C_{vti} = 3$ として $L_h = 6 8 3$ 、 $L_v = 5 1 2$ となる。

【 0 0 7 3 】

次にステップ S 4 0 5 で水平書込みスタート位置 W_{hs} の算出を行う。水平書込みスタート位置 W_{hs} は、入力画像信号の水平同期信号から有効画像信号までの期間を H_{bp} として、 $W_{hs} = H_{bp} + L_h \times (C_{hti} - C_{hdi} - 1)$ で計算される。ここで、先頭の画像表示装置 2 0 0 - 1 を含む水平方向に 1 番目に配置される画像表示装置（2 0 0 - 4、2 0 0 - 7）は、 $C_{hti} = 3$ 、 $C_{hdi} = 2$ であるから $W_{hs1} = H_{bp}$ となる。また、水平方向に 2 番目に配置される画像表示装置 2 0 0 - 2、5、8 は、 $C_{hti} = 3$ 、 $C_{hdi} = 1$ であるから $W_{hs2} = H_{bp} + 6 8 3$ 、3 番目の画

像表示装置 2 0 0 - 3、6、9 は、 $C_{hti}=3$ 、 $C_{hdi}=0$ であるから $W_{hs3}=H_{bp}+1366$ となる。

【 0 0 7 4 】

次にステップ S 4 0 6 で水平書込みエンド位置 W_{he} の算出を行う。水平書込みエンド位置 W_{he} は、水平書込みスタート位置 W_{hs} に水平書込み幅 L_h を加えた値、 $W_{he}=W_{hs}+L_h$ となる。

【 0 0 7 5 】

次にステップ S 4 0 7 で垂直書込みスタート位置 W_{vs} の算出を行う。垂直書込みスタート位置 W_{vs} は、入力画像信号の垂直同期信号から有効画像信号までの期間を V_{bp} として、 $W_{vs}=V_{bp}+L_v\times(C_{vti}-C_{vdi}-1)$ で計算される。ここで、先頭の画像表示装置 2 0 0 - 1 を含む、垂直方向に 1 番目に配置される画像表示装置 (2 0 0 - 1 ~ 3) は、 $C_{vti}=3$ 、 $C_{vdi}=2$ であるから $W_{vs1}=V_{bp}$ となる。また、垂直方向に 2 番目に配置される画像表示装置 2 0 0 - 4 ~ 6 は、 $C_{vti}=3$ 、 $C_{vdi}=1$ であるから $W_{vs4}=V_{bp}+512$ 、垂直方向に 3 番目に配置される画像表示装置 2 0 0 - 7 ~ 9 は、 $C_{vti}=3$ 、 $C_{vdi}=0$ であるから $W_{vs2}=V_{bp}+1024$ となる。

【 0 0 7 6 】

次にステップ S 4 0 8 で垂直書込みエンド位置の算出を行う。垂直書込みエンド位置 W_{ve} は、垂直書込みスタート位置 W_{vs} に垂直書込み幅 L_v を加えた値となる。

【 0 0 7 7 】

次にステップ S 4 0 9 へ進んで、表示倍率の算出を行う。水平および垂直の表示倍率は、それぞれ $M_h=N_{h0}/L_h$ 、 $M_v=N_{v0}/L_v$ で計算できる。つまり、画像表示装置の備える画素数に対する、フレームメモリに書込まれた画像信号の幅の比である。上述の例では、 $M_h=800/683=1.17$ 、 $M_v=600/512=1.17$ となる。この様子を図 1 1 に示す。

【 0 0 7 8 】

なお本実施形態では、入力画像信号を画像表示領域に合わせて水平垂直の拡大縮小を独立して行うようなフローで説明したが、入力画像信号の有するアスペク

ト比の保存を優先して水平あるいは垂直どちらかの縮小倍率の大きい方あるいは拡大倍率の小さい方に合わせた表示をさせるようにしても本質的な違いは無い。

【0 0 7 9】

以上の様に D D C 通信制御部 2 0 7 を備えて接続される複数台の画像表示装置の間でそれぞれの属性情報を取得し、総画素数を算出した結果を E D I D 情報として格納する事により、パソコンから見た場合、高解像度を備えた一台の画像表示装置として認識させることが出来る。また、画像表示装置間の接続情報を元に、自律的にパソコンから出力される画像信号を複数台の画像表示装置で均等に表示することができる。

【0 0 8 0】

なお、上記各実施形態では、Chti、Chdi、Cvti、Cvdiを前後に接続される装置との通信により、各画像形成装置が自動的に取得しているが、例えば、デジスイッチ等を画像形成装置に設け、Chti、Chdi、Cvti、Cvdiについてはユーザが直接設定するようにしてもよい。このようにすれば、D D C 通信によって解像度のみを累積する処理を行なえばよいことになる。

【0 0 8 1】

【発明の効果】

以上説明したように、本発明によれば単体では通常の独立した画像表示装置として使用可能な画像表示装置を使用して、安価にマルチディスプレイシステムを実現することが出来る。

【0 0 8 2】

また、本発明によれば、画像表示装置とは別に画像表示に係る制御装置を必要とせずに複数の画像表示装置を接続するだけで自律的にマルチディスプレイシステムを構成することが出来る。

【図面の簡単な説明】

【図 1】

第 1 実施形態における画像表示装置の構成例を示すブロック図である。

【図 2】

第 1 実施形態における解像度変換部の詳細構成例を示すブロック図である。

【図 3】

第 1 実施形態に係る画像表示装置の属性情報の設定処理を説明するフローチャートである。

【図 4】

第 1 実施形態に係る画像表示装置の属性情報を示す図である。

【図 5】

第 1 実施形態に係る画像表示装置の表示制御を説明するフローチャートである。

【図 6】

第 1 実施形態に係る画像信号のレジスタ設定の概念図である。

【図 7】

第 2 実施形態に係る画像表示装置の構成例を示すブロック図である。

【図 8】

第 2 実施形態に係る各画像表示装置の接続状況および属性情報を示す図である。

【図 9】

第 2 実施形態に係る画像表示装置の属性情報の設定処理を説明するフローチャートである。

【図 1 0】

第 2 実施形態に係る画像表示装置の表示制御を説明するフローチャートである。

【図 1 1】

第 2 実施形態に係る画像信号のレジスタ設定の概念図である。

【図 1 2】

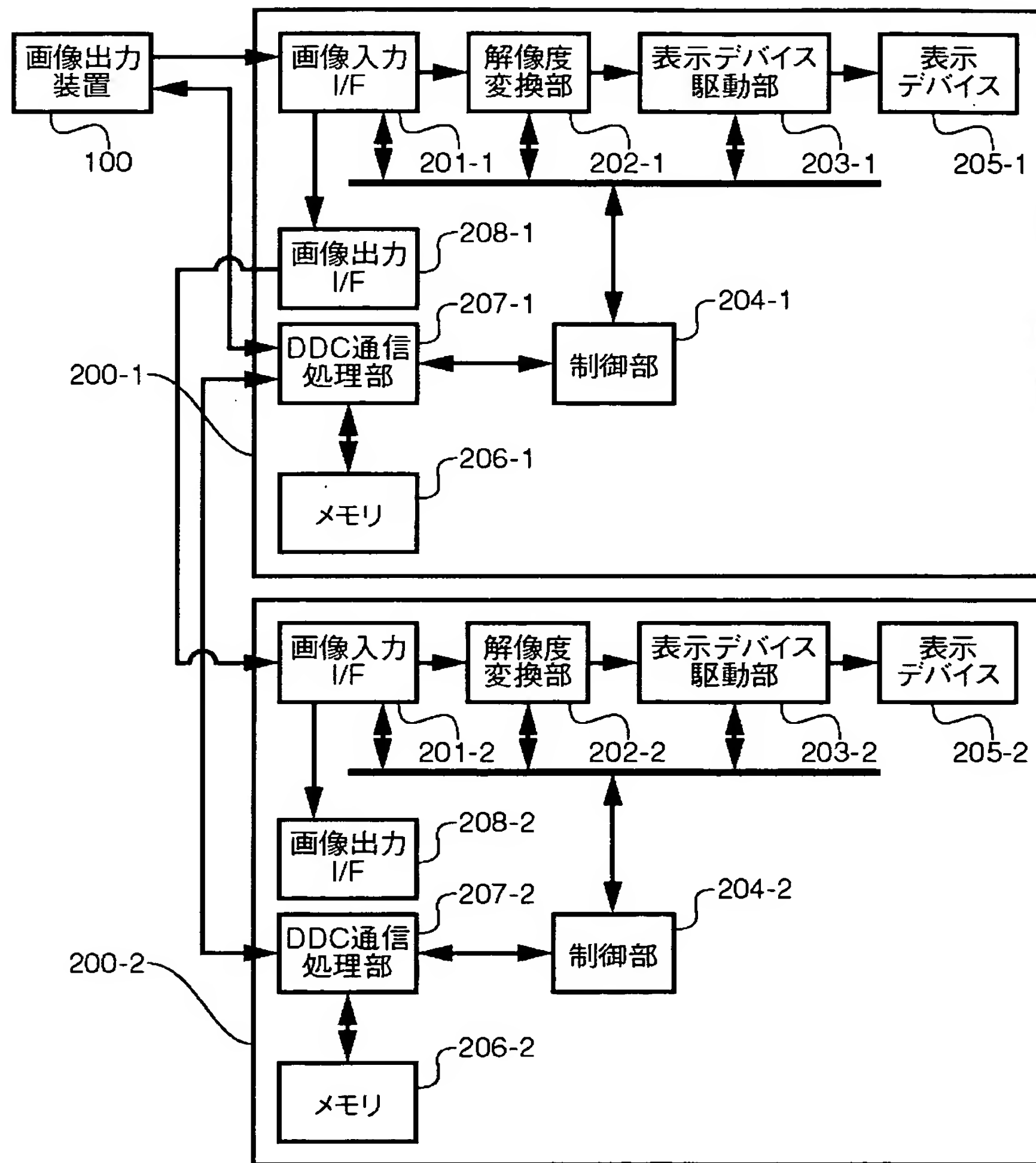
一般的な画像表示装置の構成を示すブロック図である。

【図 1 3】

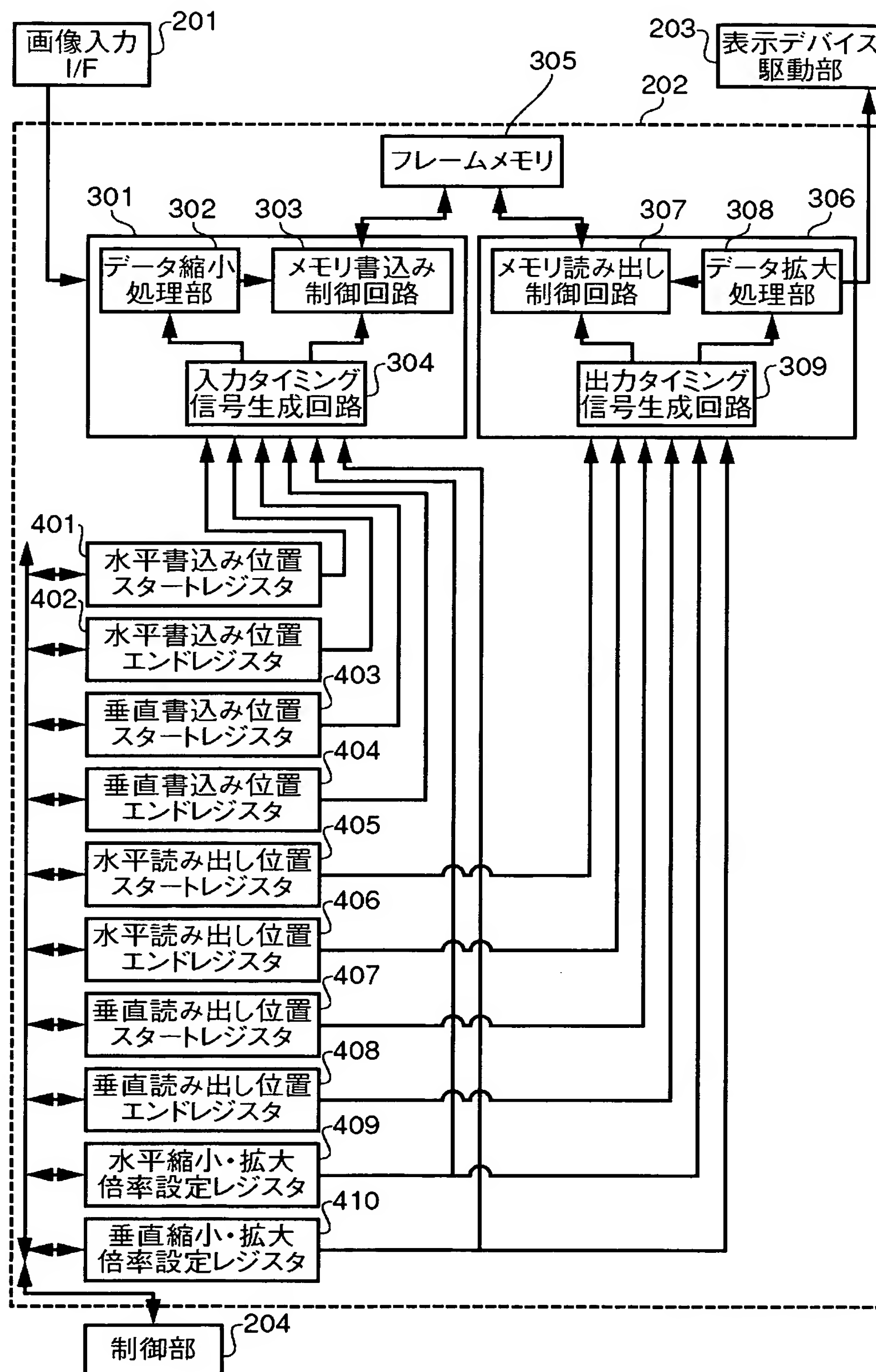
マルチディスプレイシステムを構成可能な一般的な画像表示装置の構成を示すブロック図である。

【書類名】 図面

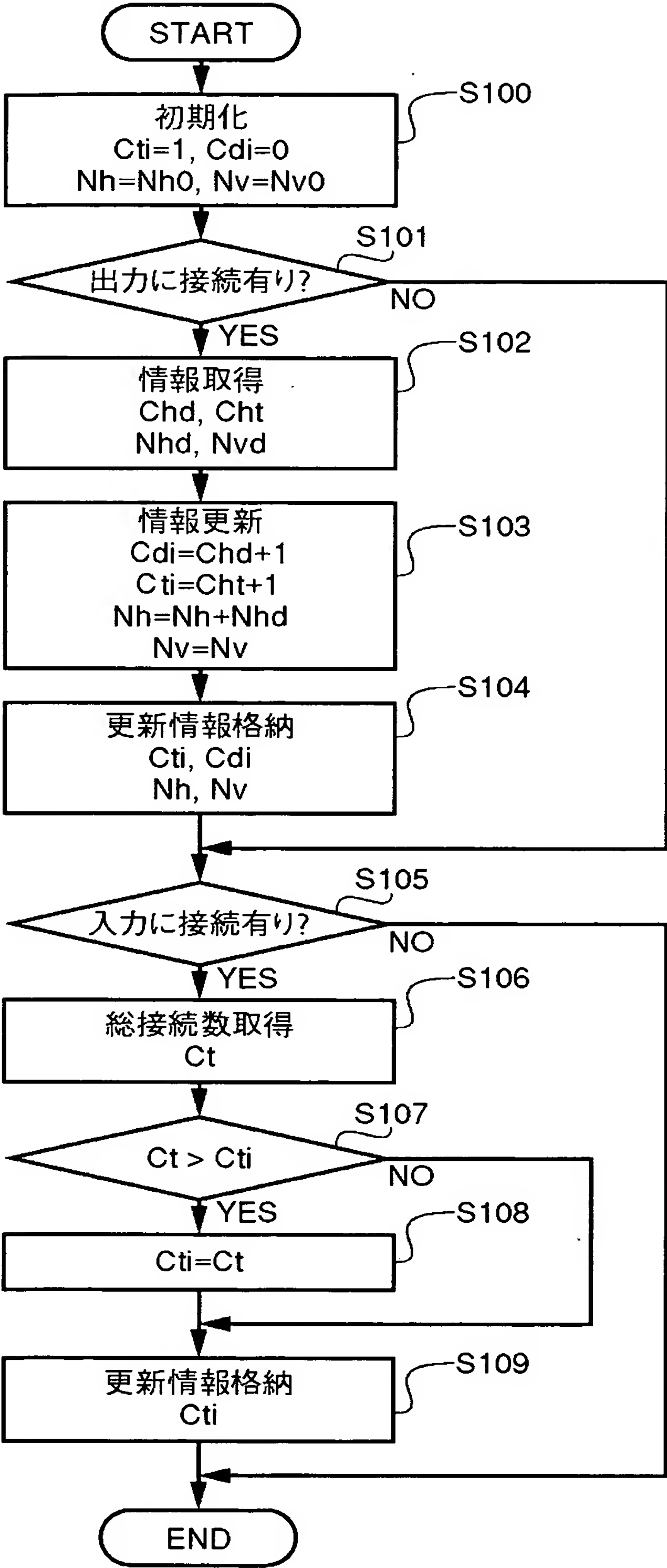
【図 1】



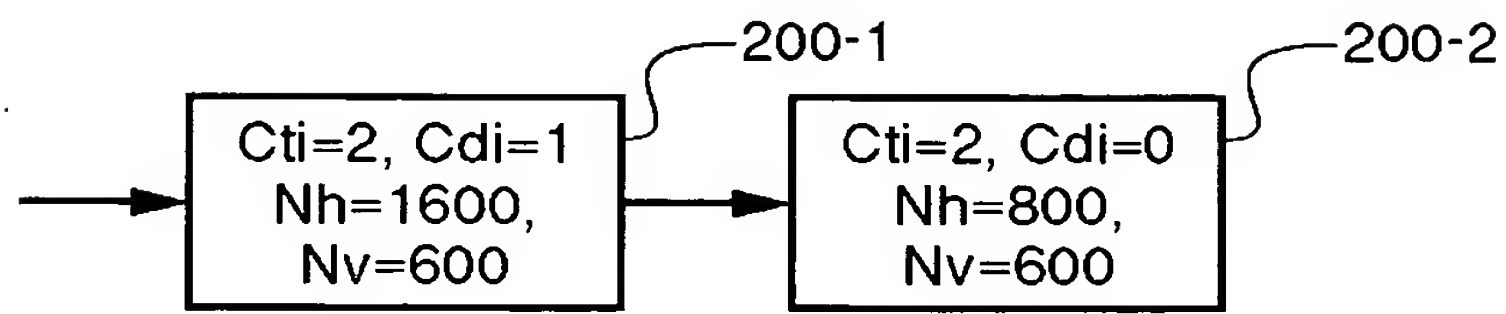
【圖 2】



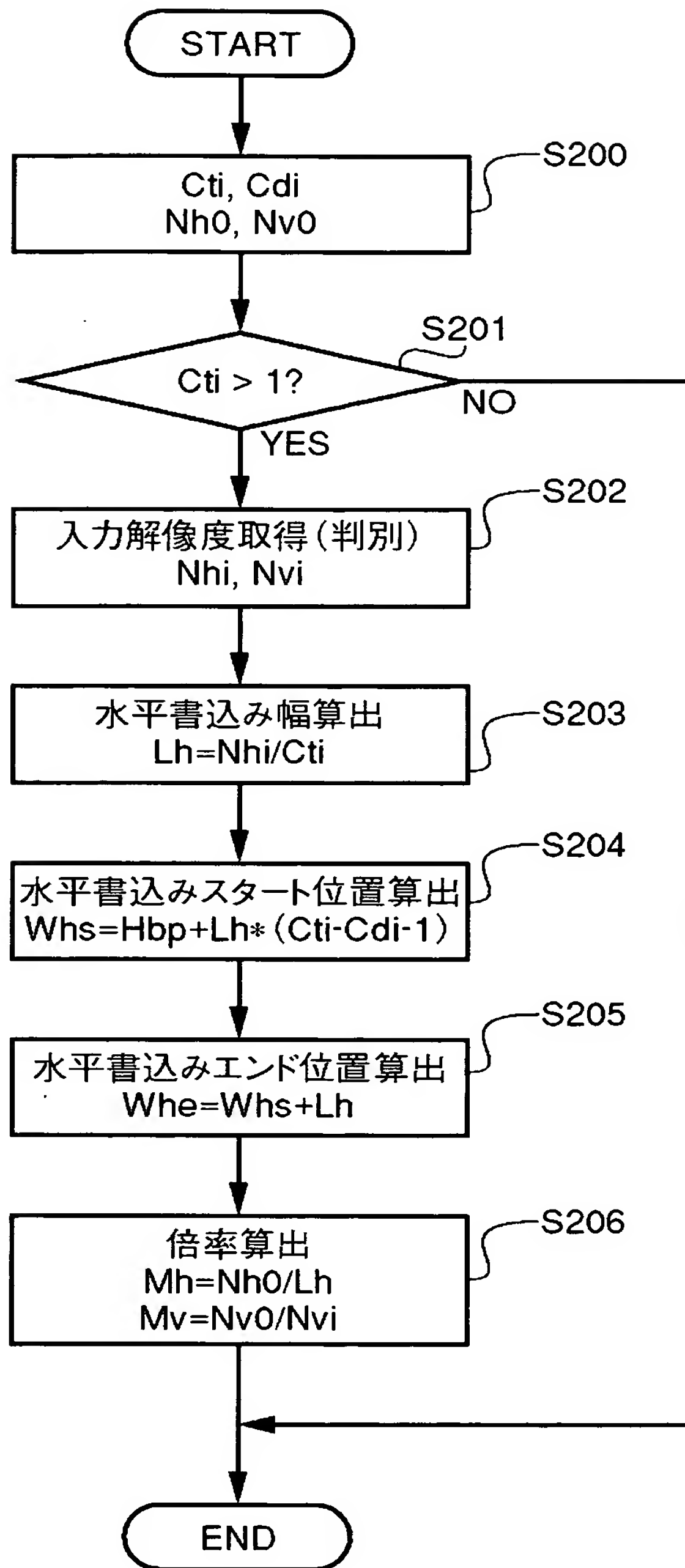
【図 3】



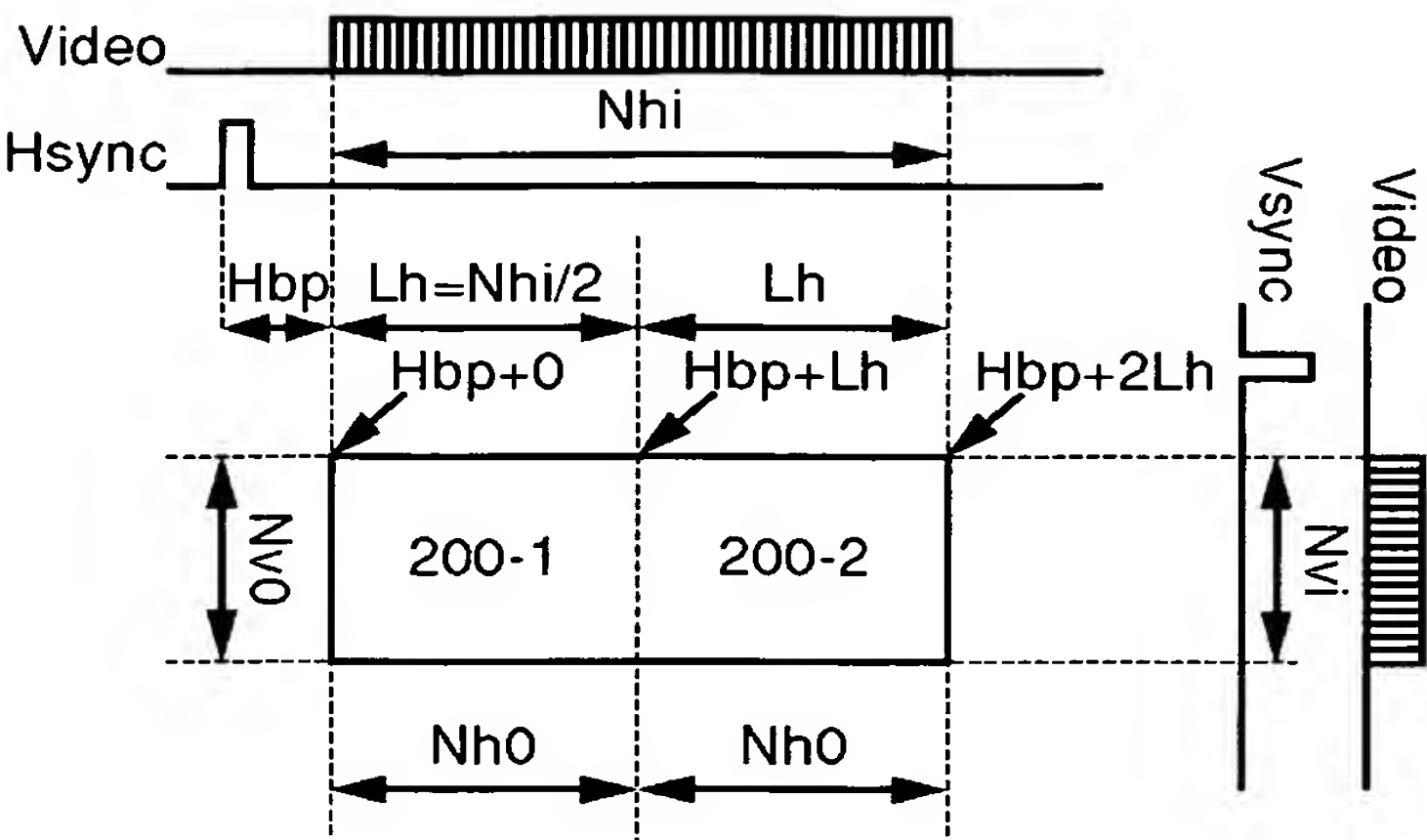
【図 4】



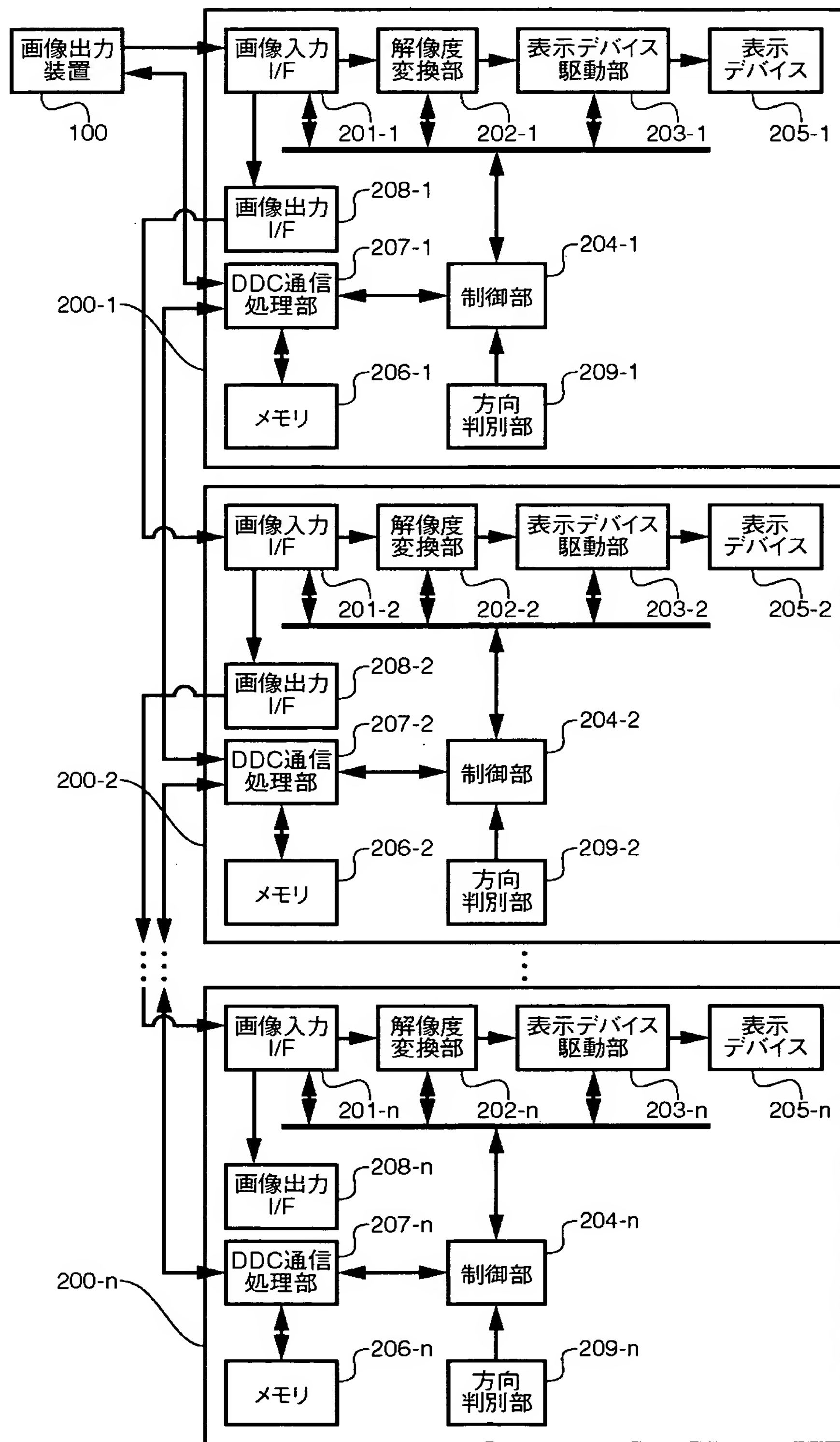
【図 5】



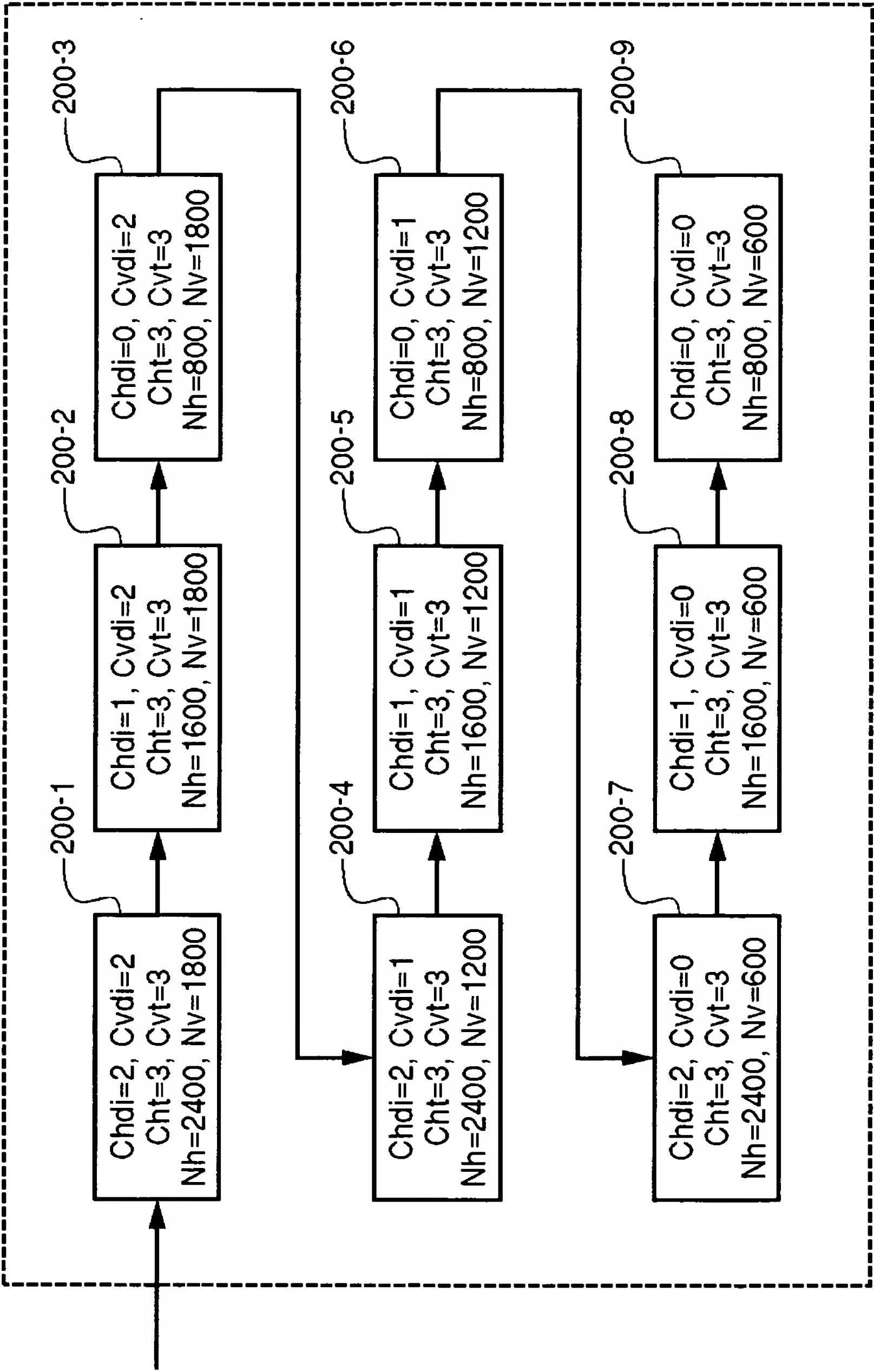
【図 6】



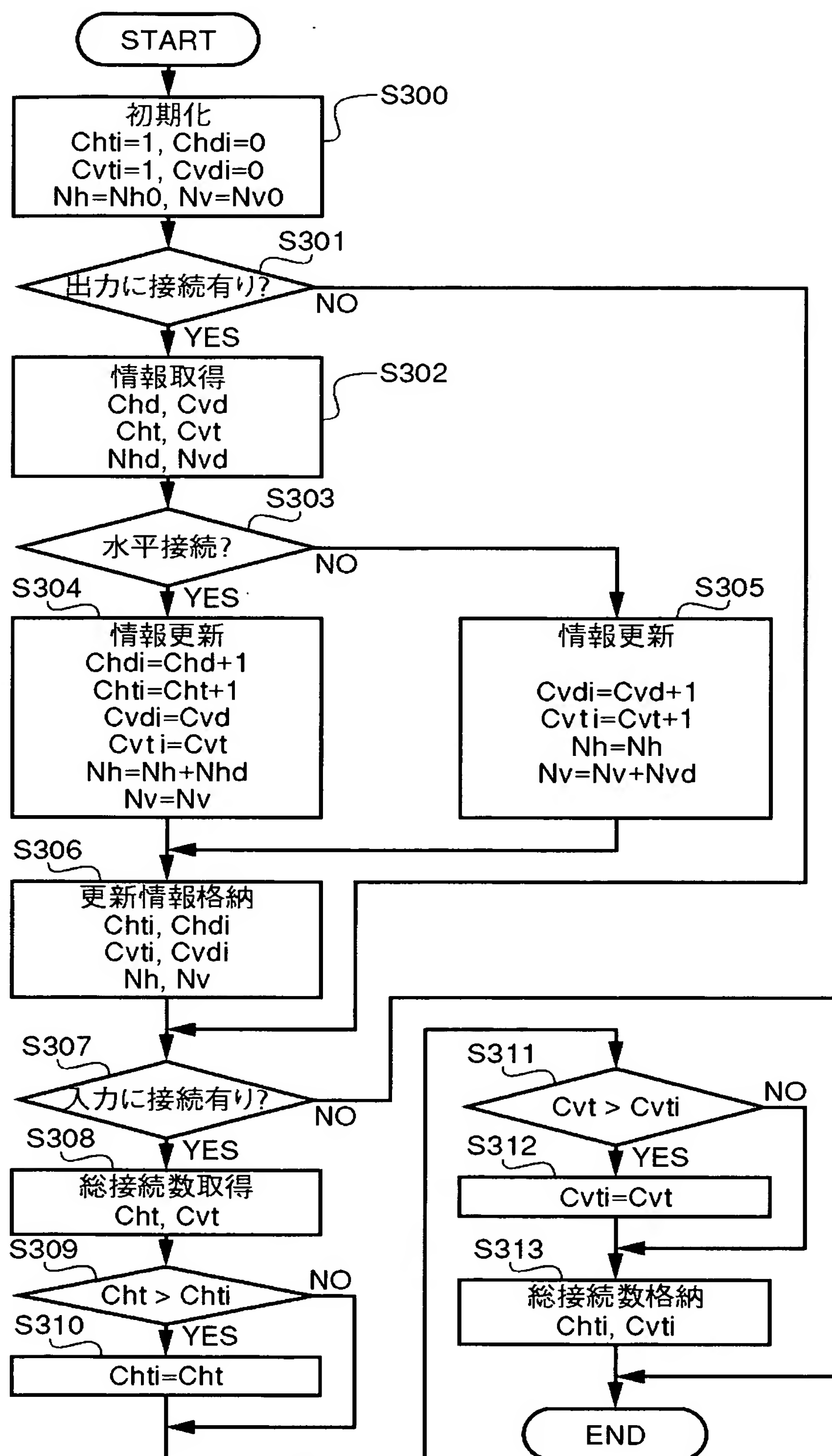
【図 7】



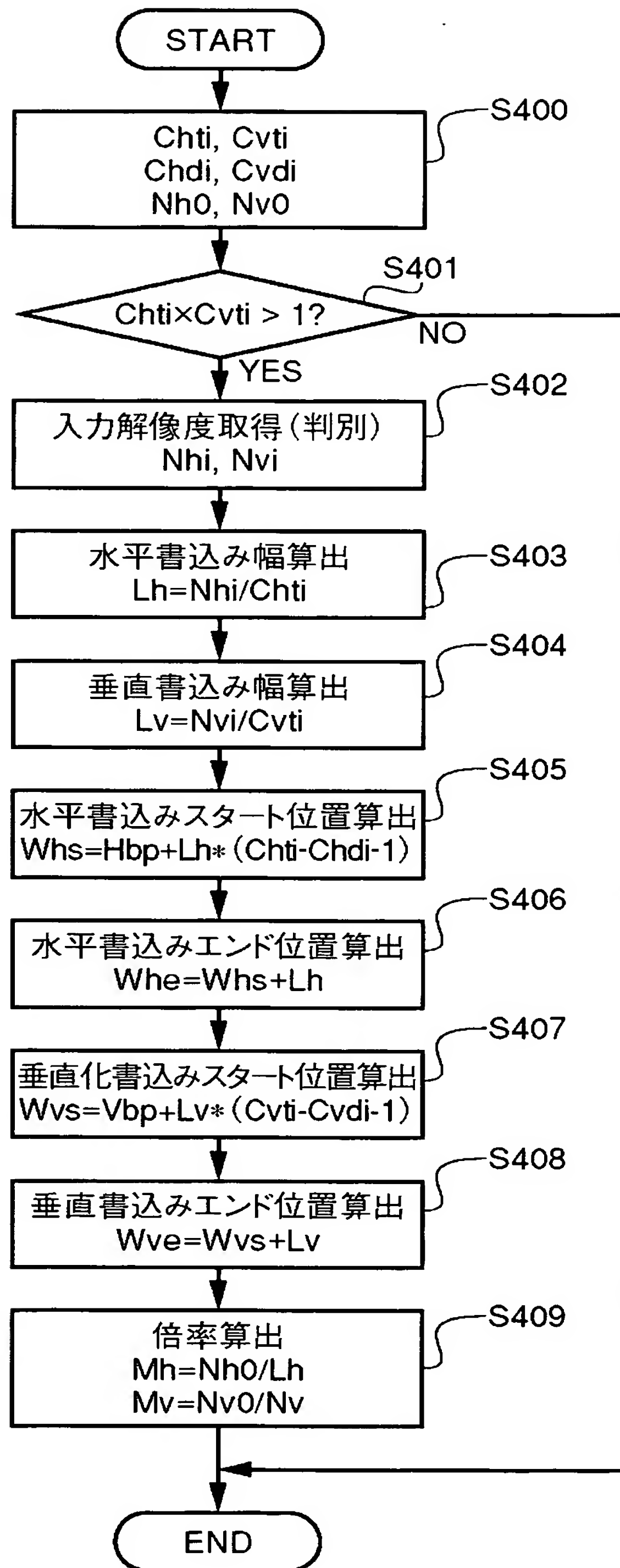
【図 8】



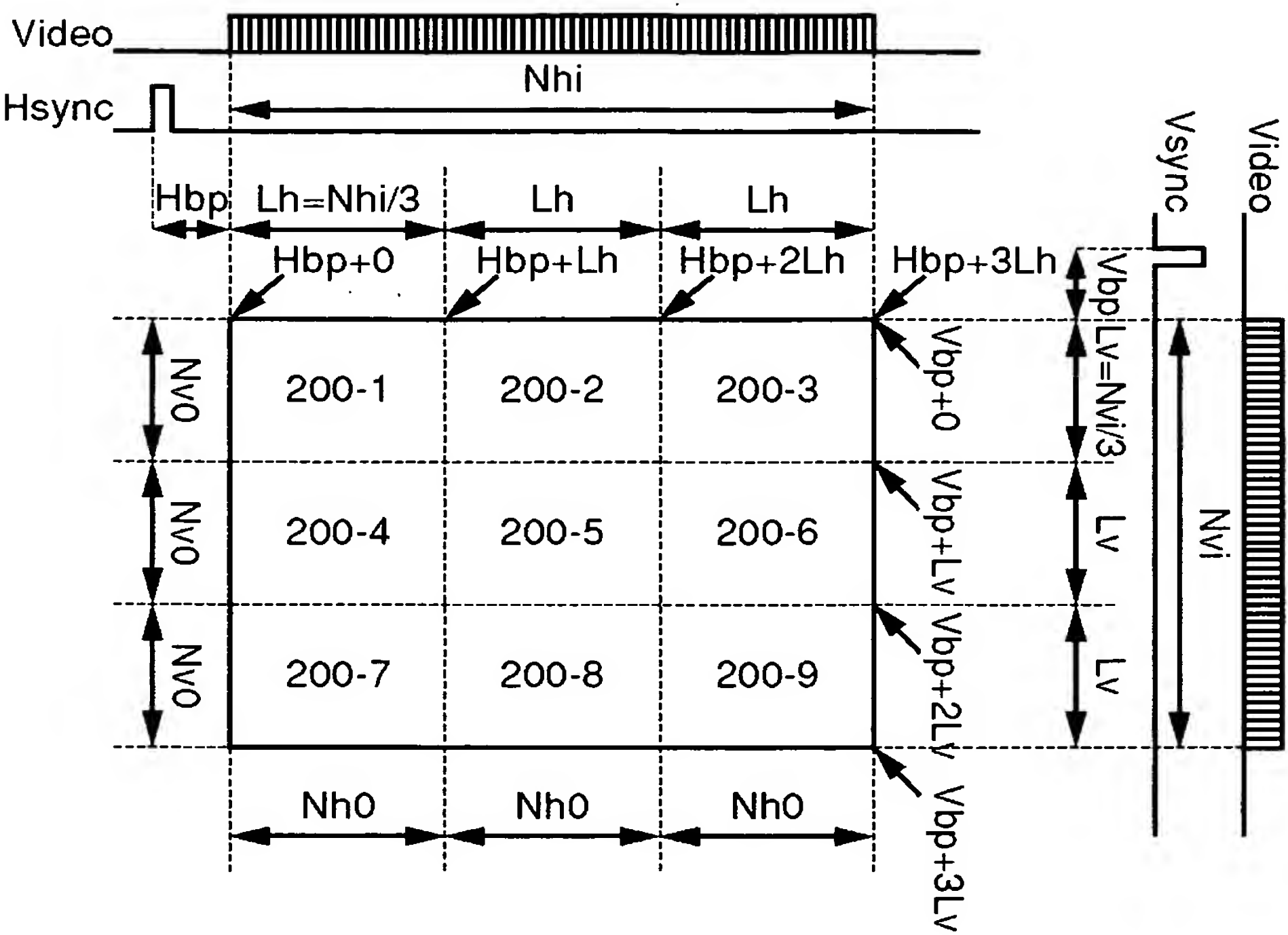
【図 9】



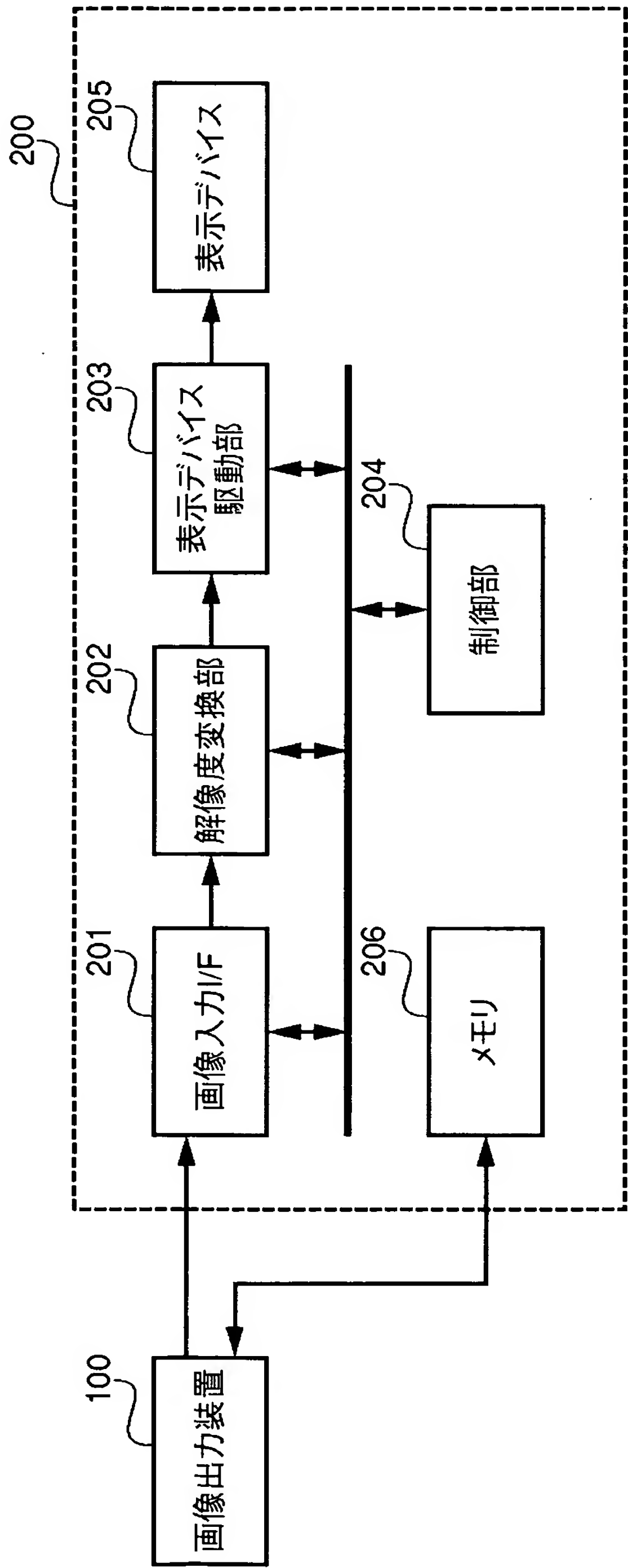
【図 10】



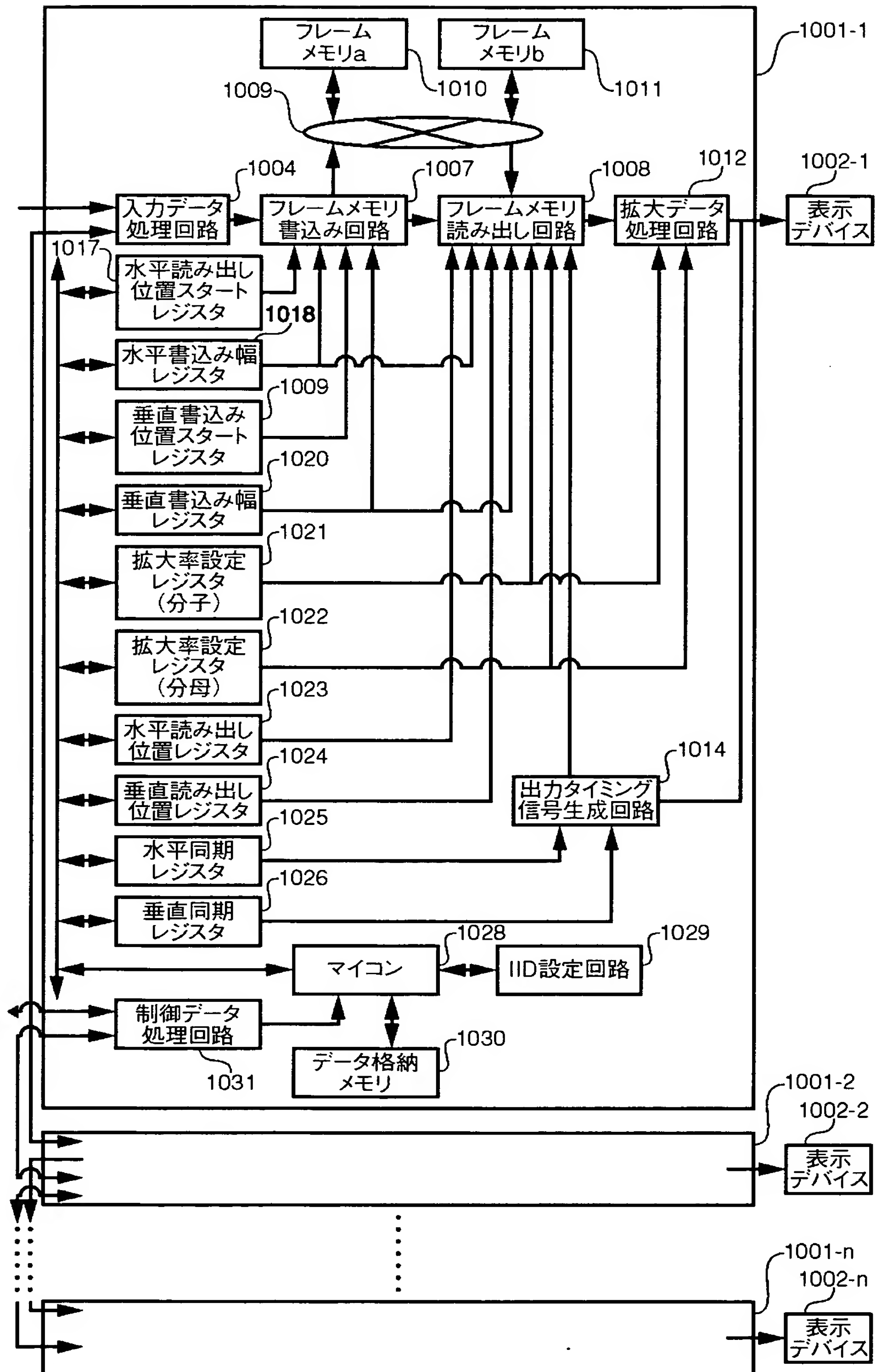
【図 1 1】



【図 1 2】



【図 1 3】



【書類名】 要約書

【要約】

【課題】 外部からマルチディスプレイ用の表示制御信号を必要としないマルチディスプレイシステム、および画像表示方法を提供する。

【解決手段】 画像表示装置 2 0 0 は、画像データを入力し下流へ出力するインターフェース（2 0 1、2 0 8）と、D D C 通信処理部 2 0 7 と、E D I D 情報を格納するための書換え可能なメモリ 2 0 6 を有する。下流側に画像表示装置が接続された場合、D D C 通信処理部 2 0 7 を介して接続された画像表示装置から E D I D 情報を取得し、表示解像度情報や相互接続情報等を設定する。特に、E D I D 情報中の表示解像度の項目は、上記設定された表示解像度情報によって書き換えられる。

【選択図】 図 1

特願 2 0 0 2 - 2 6 5 7 7 8

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 1 0 0 7]

1 . 変更年月日

1 9 9 0 年 8 月 3 0 日

[変更理由]

新規登録

住 所

東京都大田区下丸子 3 丁目 3 0 番 2 号

氏 名

キヤノン株式会社